

## ESERCIZI SULLE PIPELINE

### Esercizio 1:

Un microprocessore implementa la tecnica del pipelining utilizzando 5 unità funzionali. Ogni fase è eseguita in 0,1 ms. Calcolare quanti MIPS riesce ad eseguire il microprocessore

### Soluzione esercizio 1:

Per calcolare i MIPS (Milioni di Istruzioni Per Secondo) di un microprocessore che implementa il pipelining con 5 unità funzionali, è necessario determinare il tempo di esecuzione di un ciclo di istruzione nel pipeline e poi calcolare la velocità in istruzioni per secondo.

Dati forniti:

- Il microprocessore ha **5 unità funzionali**.
- Ogni fase richiede **0,1 ms** (millisecondi).

Calcolo:

#### 1. Tempo di completamento per un'istruzione:

- In un sistema con pipelining, una volta che la pipeline è piena, ogni nuova istruzione completata richiede il tempo di una singola fase.
- Tempo di completamento per una singola fase: 0,1 ms.
- Numero di fasi per il completamento di 5 istruzioni: 9

#### 2. Tempo di completamento per 5 istruzioni in secondi:

$$0,1 \text{ ms} \times 9 = 0,1 \times 9 \times 10^{-3} \text{ secondi} = 0,0009 \text{ secondi}$$

#### 3. Istruzioni per secondo:

- Il numero di istruzioni che il microprocessore può completare in un secondo si ottiene con la proporzione: 5 istruzioni :  
 $0,0009 \text{ secondi} = x \text{ istruzioni} : 1 \text{ secondo} \rightarrow$   
 $x = (5 \text{ istruzioni} \times 1 \text{ secondo}) / 0,0009 \text{ secondi} \rightarrow$   
 $x = 5555 \text{ istruzioni}$

#### 4. Calcolo dei MIPS:

- MIPS = Milioni di istruzioni per secondo:  $5555 / 10^6 = 0,005555 \text{ MIPS}$

Risultato:

Il microprocessore riesce ad eseguire **0,005555 MIPS**.

### Esercizio 2:

Supponendo di avere una pipeline da 3 elementi (caso A) e che ciascuna fase sia eseguita in 0,5 ns, nell'ipotesi migliore quante operazioni possono essere eseguite al secondo? Aumentando il numero di elementi a 5 (caso B) si hanno dei miglioramenti nella velocità di elaborazione? In quanto tempo dovrebbe essere eseguita una fase della pipeline più lenta tra le 2 per ottenere la stessa velocità di elaborazione?

### Soluzione esercizio 2:

**CASO A:** Schema pipeline da 3 elementi.

3 operazioni sono eseguite in 7 fasi quindi il **Tempo di completamento per 3 istruzioni T** =  $7 \cdot 0,5 \text{ ns} = 3,5 \text{ ns}$ .

- **Calcolo dei MIPS:**  $3 : 3,5 \text{ ns} = x : 1 \text{ s} \rightarrow x = 3 \cdot 1 \text{ s} / 3,5 \cdot 10^{-9} \text{ ns} = 857.142.857 = 857,1 \text{ MIPS}$  (Million Instructions Per Second)

**CASO B:** Schema di pipeline da 5 elementi

5 operazioni sono eseguite in 9 fasi quindi in: **Tempo di completamento per 5 istruzioni T** =  $9 \cdot 0,5 \text{ ns} = 4,5 \text{ ns}$ .

- **Calcolo dei MIPS:**  $5 : 4,5 \text{ ns} = x : 1 \text{ s} \rightarrow x = 5 \cdot 1 / 4,5 \cdot 10^{-9} = 1.111.111.111 = 1.111 \text{ MIPS}$  (Million Instructions Per Second)

Risposta al quesito 1: c'è stato un miglioramento di prestazioni pari a  $(1111 - 857) \text{ MIPS} = 254 \text{ MIPS}$

Affinchè il sistema più lento possa avere le stesse prestazioni dell'altro occorre che il cycle time si riduca. Vediamo di quanto:

Il primo sistema dovrebbe eseguire 1111 MIPS  $\rightarrow$  3 istruzioni:  $T = 1111 \times 10^6 : 1 \text{ secondo}$

$$\rightarrow T = 3 \cdot 1 / 1.111 \cdot 10^{-6} = 0,0027 \cdot 10^{-6} = 2,7 \text{ ns}$$

Una pipeline da 3 elementi utilizza 7 fasi quindi ogni fase dovrà essere eseguita in  $t_f = 2,7 : 7 = 0,39 \text{ ns}$  anziché 0,5 ns

### Esercizio 3:

Un microprocessore utilizza pipeline da 4 elementi riuscendo ad eseguire 400 MIPS ed un secondo microprocessore utilizza pipeline da 3 elementi riuscendo ad eseguire 300 MIPS. Quanto vale la frequenza di clock dei due microprocessori?

### Soluzione esercizio 3:

**CASO A:** Schema pipeline da 4 elementi.

4 operazioni sono eseguite in 8 fasi. Il **Tempo di completamento per 4 istruzioni T** si ottiene dalla proporzione  $4 : T = 400 \times 10^6 : 1 \rightarrow T = (4 \times 1) / (400 \times 10^6) = 0,01 \times 10^{-6}$

Ogni fase è eseguita quindi in  $T_{cpu} = (0,01 \times 10^{-6}) / 8 = 0,00125 \times 10^{-6}$

Poichè la frequenza di clock  $f$  è:  $f = 1 / t_{cpu} \rightarrow f = 800 \text{ Mhz}$

**CASO B:** Schema pipeline da 3 elementi.

3 operazioni sono eseguite in 7 fasi. Il **Tempo di completamento per 3 istruzioni T** si ottiene dalla proporzione  $3 : T = 300 \times 10^6 : 1 \rightarrow T = (3 \times 1) / (300 \times 10^6) = 0,01 \times 10^{-6}$

Ogni fase è eseguita quindi in  $T_{cpu} = (0,01 \times 10^{-6}) / 7 = 0,00143 \times 10^{-6}$

Poichè la frequenza di clock  $f$  è:  $f = 1 / t_{cpu} \rightarrow f = 700 \text{ MHz}$